

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-016900

(43)Date of publication of application : 22.01.1999

(51)Int.Cl.

H01L 21/316  
H01L 21/31

(21)Application number : 09-164513

(71)Applicant : RES DEV CORP OF JAPAN  
MATSUSHITA ELECTRON CORP

(22)Date of filing : 20.06.1997

(72)Inventor : KOBAYASHI HIKARI  
YONEDA KENJI

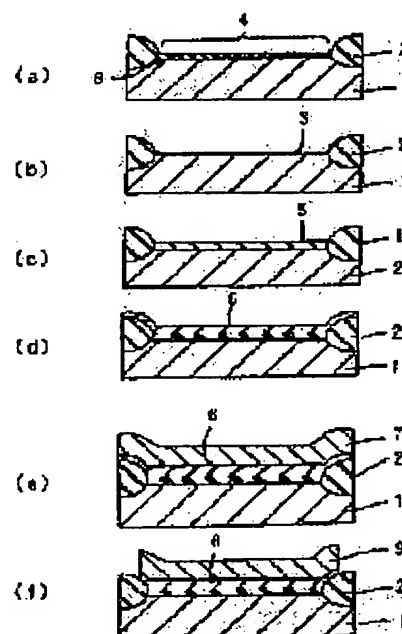
## (54) FORMATION OF INSULATION FILM OF SEMICONDUCTOR SUBSTRATE SURFACE AND ITS FORMATION DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To form an insulation film of high quality which includes much nitrogen atom with good controllability in a surface of a semiconductor board by exposing plasma generated by electron impact to an insulation film.

**SOLUTION:** An isolation region 2 and an active region 4 are formed on a silicon substrate 1 by selective oxidation technique. Then, after a wafer is washed by RCA washing method, a 1 to 20 nm-thick silicon dioxide film 5 is formed. Then, a tungsten filament is heated in nitrogen atmosphere and emitted heat electron is accelerated and collided with nitrogen molecule.

Thereby, nitrogen plasma is generated. It is exposed to the silicon dioxide film 5 and a modified insulation film 6 is formed. An insulation film formed in this way is used as a gate insulation film. Thereby, an MNOS device of high performance can be realized.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-16900

(43) 公開日 平成11年(1999) 1月22日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 21/316  
21/31

識別記号

F I

H 0 1 L 21/316  
21/31

P

A

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願平9-164513

(22) 出願日 平成9年(1997) 6月20日

(71) 出願人 396020800

科学技術振興事業団

埼玉県川口市本町4丁目1番8号

(71) 出願人 000003843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72) 発明者 小林 光

京都府京都市東山区本町9丁目106番地

(72) 発明者 米田 健司

大阪府高槻市幸町1番1号 松下電子工業株式会社内

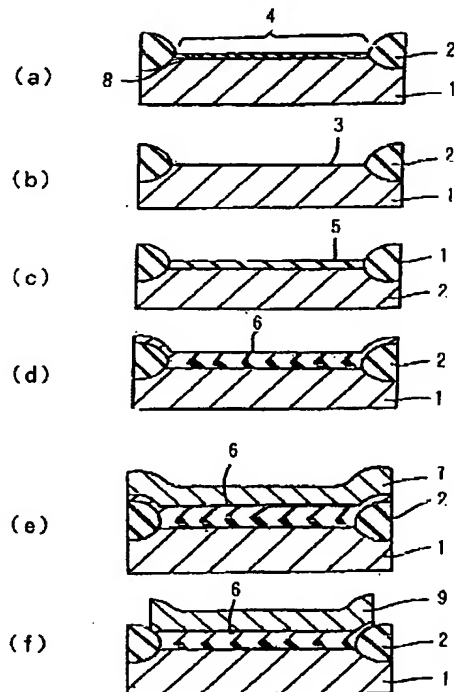
(74) 代理人 弁理士 清水 守

(54) 【発明の名称】 半導体基板表面の絶縁膜の形成方法及びその形成装置

(57) 【要約】

【課題】 高温加熱を用いることなく、半導体基板の表面の絶縁膜の膜質および電気特性を制御良く改良することのできる半導体基板表面の絶縁膜の形成方法およびその形成装置を提供する。

【解決手段】 シリコン基板1表面を洗浄した後、1～20nmの二酸化シリコン膜5を形成し、次いで、このシリコン基板1を0℃～700℃の温度に保った状態で電子衝撃により生成したプラズマに暴露することにより、絶縁膜中に窒素原子を含有せしめることにより絶縁膜6を改質し、良好な電気特性を得る。



## 【特許請求の範囲】

【請求項1】 半導体基板表面に形成した絶縁膜を電子衝撃によって発生させたプラズマに暴露することを特徴とする半導体基板表面の絶縁膜の形成方法。

【請求項2】 請求項1記載の半導体基板表面の絶縁膜の形成方法において、前記半導体基板表面に形成された絶縁膜が1～20nmの範囲の膜厚の二酸化シリコンであることを特徴とする半導体基板表面の絶縁膜の形成方法。

【請求項3】 請求項1記載の半導体基板表面の絶縁膜の形成方法において、前記発生させるプラズマが窒素原子を含む化合物、単体、すなわち窒素分子、一酸化二窒素( $N_2O$ )、一酸化窒素( $NO$ )、アンモニアなどに電子衝撃することによって生じるプラズマであることを特徴とする半導体基板表面の絶縁膜の形成方法。

【請求項4】 請求項1記載の半導体基板表面の絶縁膜の形成方法において、前記半導体基板が単結晶シリコン、多結晶シリコン、非晶質シリコン、砒化ガリウム、リン化インジウム、シリコンカーバイド、シリコンゲルマニウム、シリコンゲルマニウムカーバイドから選ばれる少なくとも一つの材料であることを特徴とする半導体基板表面の絶縁膜の形成方法。

【請求項5】 請求項1記載の半導体基板表面の絶縁膜の形成方法において、前記半導体基板表面に形成される絶縁膜が熱酸化または化学気相成長、化学酸化膜、プラズマアシスト化学気相成長および物理気相成長などにより成長させたものであることを特徴とする半導体基板表面の絶縁膜の形成方法。

【請求項6】 請求項1記載の半導体基板表面の絶縁膜の形成方法において、前記絶縁膜の表面近傍及び該絶縁膜と前記半導体基板の界面近傍とに2つの窒素濃度のピークを有し、なおかつ、ピークの窒素濃度が0.1原子%から60原子%であることを特徴とする半導体基板表面の絶縁膜の形成方法。

【請求項7】 プラズマを発生させるための電圧印加可能なフィラメントと、該フィラメント上部に電圧印加可能なグリッド電極と、前記フィラメント下部に電圧印加可能なメッシュ電極を有し、該メッシュ電極、フィラメント、グリッド電極はウェーハ表面の上部に位置しており、ウェーハはチャンバー上下に配置されたハロゲンランプにより加熱可能な構造を有し、前記チャンバーは前記ハロゲンランプ部分は石英窓を備えた金属チャンバーで、該チャンバーの一方の端からガスが導入可能であり、もう一方の端からは真空排気可能な構造を有する、請求項1記載の半導体基板表面の絶縁膜の形成方法を実現するための絶縁膜の形成装置。

【請求項8】 請求項7記載の半導体製造装置において、ガス導入口から導入可能なガスが無水 $HF$ 、酸素、水蒸気、 $N_2O$ 、 $NO$ 、 $NH_3$ 、 $N_2$ であることを特徴とする絶縁膜の形成装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体基板表面の絶縁膜の形成方法及びその形成装置に関するものである。

## 【0002】

【従来の技術】半導体デバイス、とりわけMNOS(Metal Nitride Oxide Semiconductor)トランジスタ、MNOS容量のゲート絶縁膜及び容量絶縁膜には、シリコンデバイスの場合、酸化シリコン膜が用いられる。これらの絶縁膜には高い絶縁破壊耐圧、高い絶縁破壊電荷量が要求される。そのため、ウェーハの洗浄は非常に重要な工程の一つである。ウェーハは洗浄されると同時に、低い固定電荷密度、低い界面準位密度が要求される。

【0003】一方、デバイスの微細化、高集積化に伴い、ゲート絶縁膜や容量絶縁膜は薄膜化しており、例えば0.1 $\mu m$ 以下のデザインルールでは3nm以下の薄膜ゲート絶縁膜が要求される。従来、MNOSTランジスタのゲート絶縁膜は、1000℃程度の高い温度で、半導体基板を一酸化二窒素( $N_2O$ )や一酸化窒素( $NO$ )の雰囲気暴露することで形成する方法が用いられてきた。また、アンモニア雰囲気中で700℃程度にウェーハを加熱する方法が用いられてきた。

【0004】このほかにも、低温で酸化膜を形成する方法として、紫外線を照射しながら熱酸化を行う方法や、窒素化合物や窒素ガスのプラズマをシリコンに暴露することにより直接酸化する方法があるが、いずれの方法も、薄い高品質の酸化膜を制御性良く、かつ、再現性よく形成するのは困難な状況である。

## 【0005】

【発明が解決しようとする課題】従来の $N_2O$ ガスを用いる熱酸化では高温加熱が必要であり、また、酸化膜に含まれる窒素原子の量が少なく、二酸化シリコン膜の膜質が十分に改善されないという問題点があった。また、 $NO$ ガスを用いる熱酸化では、加熱温度が900℃程度に下がり、酸化膜中に含まれる窒素原子の量も若干増加するが、一定以上の膜厚を持つ酸化膜を成長できないという問題点があった。また、アンモニアガスを用いる熱酸化では、酸化膜中に多量の水素が含まれ、これが電子トラップとして働く結果、膜質が劣化するために、水素の除去を目的として酸化膜の形成後、1000℃程度に加熱または酸化する必要があるという問題点があった。

【0006】また、プラズマによるシリコンの直接酸化では、プラズマダメージのために膜質が悪いという問題点があった。特に、界面準位の発生はトランジスタのホットキャリア特性を劣化させるのみならず、トランジスタの閾値電圧の不安定性、キャリアの移動度の低下など、特に微細デバイスでは致命的な問題を引き起こす。

【0007】さらに、素子の微細化により熱処理工程の低温化も要求されており、高温加熱によるドーパントの拡散や欠陥の生成などの問題点があった。RFプラズマによる二酸化シリコン膜の酸化では、 $\text{NH}_3$  プラズマを用いた場合は、多量の窒素原子を膜中に混入することができる一方、多量の水素原子が膜中に含まれるために膜質が劣化するという問題がある。

【0008】また、 $\text{N}_2$  プラズマを用いた場合は、膜中の窒素原子の含有量が少なく、膜質が十分改善されないという問題があった〔例えば、P. A. Chilton, W. S. Truscott, and Y. F. Wen, ジャーナル オブ バキューム サイエンス アンド テクノロジー B (J. Vac. Sci. Technol. B), 6巻, 1009頁, 1988年参照〕。

【0009】本発明は、上記した従来の窒素原子を含む絶縁膜の形成方法の問題を解決するため、高温加熱を用いずに、半導体基板の表面に多量の窒素原子を含む高品質の絶縁膜を制御性良く形成することができる半導体基板表面の絶縁膜の形成方法及びその形成装置を提供することを目的とする。

【0010】

【課題を解決するための手段】上記目的を達成するために、本発明は、少なくとも半導体基板表面に絶縁膜を含む半導体装置であって、かつ絶縁膜は厚さ1～20nmの範囲の膜であることを特徴とする。また、前記半導体装置においては、電子衝撃により生成するプラズマに暴露する絶縁膜は二酸化シリコン膜であることが好ましく、二酸化シリコン膜は熱酸化、化学気相成長、化学酸化、物理気相成長及びプラズマアシスト化学気相成長などで形成したものが使用できる。

【0011】また、前記半導体装置においては、半導体基板が、単結晶シリコン、多結晶シリコン、非晶質（アモルファス）シリコン、砒化ガリウム及びリン化インジウム、及びシリコンカーバイド、シリコンゲルマニウム、シリコンゲルマニウムカーバイドから選ばれる少なくとも一つの材料であることが好ましい。次に、本発明の半導体基板表面に厚さ1～20nmの範囲の二酸化シリコン膜を形成し、次いでこれを電子衝撃によって生じるプラズマに暴露することにより、二酸化シリコン膜を改質することを特徴とする。この際、電子放出源、またはグリッド電極と半導体基板間に適当な電圧を印加することにより、プラズマ暴露中に生じる絶縁膜のチャージアップを防ぐことが好ましい。

【0012】前記方法においては、プラズマは少なくとも下記A～Hから選ばれる一つの気体に電子衝撃することにより生成することが好ましい。

- A. 窒素ガス
- B.  $\text{N}_2$  Oガス
- C. NOガス
- D. アンモニアガス

E. 上記の気体二種類以上の混合ガス

F. 上記の気体とアルゴンやネオンなどの不活性ガスの混合ガス

G. 上記の気体と乾燥酸素との混合ガス

H. 上記の気体と水蒸気を含む酸素との混合ガス

これは、前記A～Hの気体であれば、例えばシリコン表面に二酸化シリコン膜を持つ半導体を窒化して改質するのに適しているからである。

【0013】また、前記方法においては、プラズマ処理中の熱処理温度が、0℃～700℃の範囲であることが好ましい。これは、低温酸化処理することにより、本発明の目的を達成できるからである。また、前記半導体及びその絶縁膜の形成方法においては、半導体基板が単結晶シリコン、多結晶シリコン、非晶質シリコン、砒化ガリウム、リン化インジウム、及びシリコンカーバイド、シリコンゲルマニウム、シリコンゲルマニウムカーバイドから選ばれる少なくとも一つの材料であることが好ましい。これは半導体基板としての応用範囲が広いからである。

【0014】また、前記方法においては、プラズマ処理を行う絶縁膜は、膜厚が1～20nmの範囲の二酸化シリコン膜であることが好ましい。これは前記の範囲であれば、最終的に得られる絶縁膜の厚さがMISトランジスタ、MIS容量の極薄ゲート絶縁膜及び容量絶縁膜などに有用だからである。次に、本発明の半導体基板表面の絶縁膜の形成方法によれば、半導体基板上に厚さ1～20nmの範囲の絶縁膜を形成し、しかる後、電子衝撃によって生成したプラズマを半導体基板の温度を700℃以下の温度に保った状態で半導体基板上の絶縁膜に暴露することによって、効率良く、かつ、合理的に、半導体基板上に均一な品質の絶縁膜を、高品質、かつ高制御性で形成することができる。

【0015】この時形成された絶縁膜は、絶縁膜と半導体基板の界面および絶縁膜の最表面に、比較的高濃度の窒素原子が含有された膜が得られ、界面近傍の窒素原子により界面特性の優れたものが得られ、界面単位密度の低い高品質の絶縁膜を形成することができる。さらに、絶縁膜の表面近傍の窒素原子により、この時形成された絶縁膜は表面特性の優れたものが得られ、緻密で、ボロンなどの不純物の内部への拡散を防ぐことができる絶縁膜を形成することができる。

【0016】この時形成する絶縁膜の膜質は、半導体基板上に、まず初めに形成する絶縁膜の形成方法により変えることができ、また酸化速度、絶縁膜中の含有窒素量、絶縁膜中の深さ方向の窒素の分布は、熱処理をする温度と時間、気体雰囲気の種類、電子衝撃を行うための熱電子源の温度及び電子を加速するためにグリッドとフィラメント間に印加する電圧により変化させることができる。本発明のさらに好ましい条件においては、半導体基板上に形成された絶縁膜を0℃から700℃の範囲の

温度で窒化することができる。

#### 【0017】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しながら詳細に説明する。図1は本発明の第1実施例を示す半導体基板上の絶縁膜の形成工程断面図である。本実施例では、半導体基板としてシリコン基板を例にとって、MNOS容量を形成する工程を説明する。

【0018】(1)まず、シリコン基板1上に公知の選択酸化技術により、分離領域2と活性領域4を形成した。活性領域4の表面には自然酸化膜8が存在している〔図1(a)〕。つまり、シリコン基板1としてp型(100)、 $10\sim 15\Omega\text{cm}$ の基板を用い、分離領域2としてLOCOS(local oxidation of silicon)酸化膜を500nmの膜厚で形成した。

【0019】(2)次に、活性領域4の表面を洗浄するために、公知のRCA洗浄(W. Kern, D. A. Plutien: RCAレビュー、31、187頁、1970年参照)方法により、ウェーハを洗浄した後、希HF溶液(0.5vol. % HF水溶液)に5分間浸漬し、シリコン基板表面の自然酸化膜8を除去した〔図1(b)〕。シリコン基板表面に高品質な二酸化シリコン膜を形成するためには、清浄なシリコン表面3が必要であり、したがって、シリコン基板表面の自然酸化膜8の完全除去、及びシリコン基板表面の不純物除去が重要である。

【0020】(3)次に、超純水でウェーハを5分リンス(洗浄)した後、ウェーハを水蒸気を含む酸素雰囲気中で850℃で酸化し、シリコン基板1上に厚さが8nmの二酸化シリコン膜5を形成した〔図1(c)〕。半導体基板表面の絶縁膜形成方法としては、本実施例のような熱酸化のほか、モノシランを熱分解させ基板表面に堆積させる気相成長法、スパッタ蒸着法、電子ビーム蒸着法、抵抗加熱蒸着法、陽極酸化法、硝酸や過塩素酸の薬液中に半導体を浸漬し、化学的な二酸化シリコン膜を形成する方法などがある。

【0021】前述した自然酸化膜8の完全除去は、この後形成させる二酸化シリコン膜5の特性上、重要な役割を持っており、清浄で、かつ、均質な二酸化シリコン膜5の形成が要求される。

(4)次に、 $1.5\times 10^{-2}\text{Torr}$ の窒素雰囲気中で、タングステンフィラメントを1400℃に加熱し、フィラメントとグリッド電極の間に53Vの電圧を印加し、フィラメントから放出される熱電子を加速して窒素分子に衝突させることによって窒素プラズマを発生させ、これを二酸化シリコン膜5に暴露することにより、改質した絶縁膜6を形成した〔図1(d)〕。この際、半導体基板を700℃に加熱するか、若しくは室温とした。また、グリッド電極に対し、半導体基板に-10Vの電圧を印加した。これは、この電圧を印加することに

より、プラズマ中の陽イオンと電子が同量半導体試料に入射し、試料位置での電流量がなくなるため、チャージアップによる絶縁膜へのダメージを防ぐことができるからである。

【0022】(5)次に、電極を形成するために、スパッタ蒸着法によりアルミニウム膜7を1 $\mu\text{m}$ 堆積し〔図1(e)〕、公知のフォトリソグラフィ技術によりゲート電極をパターニングした後、公知のドライエッチング技術によりアルミニウム膜7をエッチングし、ゲート電極9を形成した〔図1(f)〕。図2は本発明の第1実施例を示す、シリコンウェーハの洗浄を行い自然酸化膜を完全除去した後に、水蒸気を含む酸素雰囲気中で850℃、12分加熱した後に測定したX線光電子スペクトルである。

【0023】X線光電子スペクトルはVG SCIENTIFIC社製ESCALAB220i-XLを用いて測定した。この際、X線源としては、エネルギーが1487eVのAlのK $\alpha$ 線を用いた。また、光電子は、表面垂直方向で観測した。ピーク(1)は、二酸化シリコン膜の酸素の1s軌道からの光電子によるものである。この試料では、窒素の1s軌道領域にピークは存在せず、二酸化シリコン膜中には窒素原子が含まれていないことが分かる。

【0024】図3は前記の二酸化シリコン膜を電子衝撃により生成した窒素プラズマに25℃で1時間暴露し、その後観測したX線光電子スペクトルである。この図から明らかなように、ピーク(2)は、窒素の1s軌道からの光電子によるものである。ピーク(2)と酸素の1s軌道からの光電子によるピーク(1)の面積強度比から、表面から光電子の脱出深さである約3nmまでの表面領域に含まれる窒素原子数の酸素原子数と窒素原子数の和に対する比を29%と計算することができた。このことは、二酸化シリコン膜を電子衝撃によって生成した窒素プラズマに暴露することにより、膜中に窒素原子が含有されるようになるために、二酸化シリコン膜が改質されたことを示す。

【0025】図4はシリコン基板上に形成した熱酸化膜のシンクロトン紫外光電子スペクトルである。このシンクロトン紫外光電子スペクトルは、高エネルギー物理学研究所、放射光実験施設のビームラインBL-3Bを用いて測定した。この際、入射光のエネルギーを65eVとした。この入射光エネルギーを吸収することによって放出される光電子の脱出深さは6~7Åであるため、表面から6~7Åまでが観測される。エネルギーの基準はフェルミレベルとした。ピーク(1)は酸素2s軌道からの光電子である。

【0026】図5はシリコン基板上に熱酸化膜を形成し、その試料を電子衝撃によって生成した窒素プラズマに25℃で1時間暴露し、その後観測したシンクロトン紫外光電子スペクトルである。この際、入射光のエネ

ルギーを65 eVとした。ここで、ピーク(2)は四窒化三シリコン( $\text{Si}_3\text{N}_4$ )の窒素2s軌道からの光電子、ピーク(3)は四窒化三シリコンの窒素2p軌道とシリコン3s軌道が混成した軌道からの光電子、ピーク(4)は四窒化三シリコンの窒素2p軌道とシリコン3p軌道が混成した軌道からの光電子、ピーク(5)は窒素2p非結合性軌道からの光電子であると帰属できる〔例えば、C. Senemaud, M. Driss-Khodja, A. Gheorghiu, S. Harel, G. Dufour, and H. Roulet, ジャーナル オブ アプライド フィジックス(J. Appl. Phys.) 74巻(1993年)、5042頁参照〕。

【0027】これは、二酸化シリコン膜を室温で電子衝撃することによって生成した窒素プラズマに暴露することにより、表面が四窒化三シリコン層に変化し、膜が改質されたことを示している。図6は二酸化シリコン膜を電子衝撃することにより生成した窒素プラズマに室温で暴露することによって改質した絶縁膜について、窒素原子の量の酸素原子と窒素原子の量の和に対する比を、絶縁膜の表面からの距離に対してプロットしたものである。

【0028】このプロットは、運動エネルギーが2 keVのアルゴンイオンで絶縁膜の表面を徐々にエッチングし、その後、X線光電子スペクトルを測定することによって得た。このプロットから、窒素原子の量は絶縁膜の表面近傍に多く、次に絶縁膜とシリコン基板の界面に多いことが分かる。界面近傍での窒素原子の増加は、アルゴンイオンの入射による窒素原子の打ち込み現象、すなわちノックオンによるものではない。ノックオンによるものであるならば、窒素原子に近い質量数を持つ酸素原子も界面近傍で増加するはずであるが、酸素原子の存在量は界面近傍で減少しているからである。

【0029】表面近傍の窒素原子は、デュアルゲートCMOSデバイスのPチャネルトランジスタのゲート電極に含有されるボロンなどの不純物の膜内部への侵入を防ぐ効果がある。また、この表面近傍の窒素原子は酸化膜/上部電極(本実施例の場合はアルミニウムであるが、多結晶シリコンなどの場合もある)界面近傍のダングリングボンドやストレーンボンドなどをターミネートしていると考えられ、界面準位の減少、絶縁破壊電荷量の増加、絶縁破壊耐圧性の向上などの効果がある。

【0030】一方、酸化膜とシリコン基板の界面付近にも窒素原子のピークが観察される。MNO S構造においては、酸化膜/シリコン基板界面は絶縁破壊特性、界面特性など電気特性において極めて重要な役割を果たしており、やはり界面近傍のダングリングボンド、ブローンボンド、ストレーンボンドを窒素原子で強固に終端することにより、界面準位密度の低減はもとより、電流ストレス印加などによる界面近傍の劣化を防止することが

できる。すなわち、本発明のような絶縁膜の形成方法によれば、絶縁膜の特性を表面、および界面の両面から改質することが可能となり、高性能な極薄絶縁膜を実現することができる。

【0031】図7はシリコン基板上に熱酸化膜を形成し、その半導体試料を電子衝撃によって生成した窒素プラズマに700℃で1時間暴露し、その後観測したX線光電子スペクトルである。ピーク(2)は窒素の1s軌道からの光電子によるものである。ピーク(2)と酸素の1s軌道からの光電子によるピーク(1)の面積強度比から、表面から約3 nmまでの表面領域に含まれる窒素原子数の酸素原子数と窒素原子数の和に対する比を11%と計算することができた。ピーク(1)の結合エネルギーから、窒素原子1個に3個のシリコン原子が結合していることが分かった。

【0032】図8はシリコン基板上に熱酸化膜を形成し、その半導体試料を電子衝撃により生成した窒素プラズマに700℃で1時間暴露し、その後観測したシンクロトロン紫外光電子スペクトルである。ここで、ピーク(1)は酸素2s軌道からの光電子、ピーク(2)は窒素2s軌道からの光電子であると帰属できる。結合エネルギーが0 eVから15 eVの領域のスペクトルの形状は、二酸化シリコン膜を窒素プラズマに暴露することによって若干変化するが、四窒化三シリコンによるピークは観測されていない。また、窒素の含有量も11%と比較的少ないことから、表面領域には酸化窒化膜が形成されたことが分かった。

【0033】図9はシリコン基板上に熱酸化膜を形成し、その半導体試料を電子衝撃することにより生成した窒素プラズマに700℃で暴露することによって改質した膜について、窒素原子、酸素原子、シリコン原子の存在量を、膜の表面からの距離に対してプロットしたものである。このプロットから、窒素原子の量は膜の表面近傍、膜とシリコン基板の界面に多いことが分かる。

【0034】これらの結果は、半導体基板の加熱温度はむしろ低いほど、高濃度の窒素を絶縁膜の表面に含有させることが可能であり、その含有量は加熱温度を調整することにより制御することができる。また、表面近傍と界面近傍の窒素濃度についても、室温でのプラズマ暴露では表面濃度が界面より著しく高いのに比べ、700℃では界面の窒素濃度の方が表面濃度より高いものが得られており、この点でも、膜中の窒素プロファイルの制御が可能であることはいうまでもない。

【0035】次に、本発明の第2実施例を説明する。図10は本発明の第2実施例を示す半導体基板表面の絶縁膜の形成装置を示す概略構成図である。この図に示すように、ステンレススチールSUS316によって構成された、容積が約18000 cm<sup>3</sup>の横長のチャンバー101内には、半導体基板102が水平状態で支持ピン101A上に支持されている。

【0036】チャンバー101の上部には、熱電子放出源（タングステンフィラメント）104、グリッド電極105、メッシュ電極106が設けられている。フィラメント104の両端には電圧の印加が可能で、フィラメント104を加熱して熱電子が放出されるようになっている。グリッド電極105には電圧印加が可能で、フィラメント104から放出される熱電子を加速できるようになっている。

【0037】メッシュ電極106、半導体基板102にも電圧印加が可能で、これらに印加する電圧を調整することにより、絶縁膜表面に入射する電荷の量をゼロにすることが可能で、絶縁膜のチャージアップを防ぐことができるようになっている。また、チャンバー101の上部と下部には、ハロゲンランプ103が設けられており、ハロゲンランプ103の部分は、チャンバー101に石英ガラスによる窓が設けてある。このハロゲンランプ103によって半導体基板102を加熱することができるようになっている。

【0038】この絶縁膜の形成装置においては、チャンバー101の左端から、酸素ガス導入ライン107、水蒸気導入ライン108、窒素ガス導入ライン109、 $N_2O$ ガス導入ライン110、 $NO$ ガス導入ライン111、アルゴンガス導入ライン112、 $HF$ ガス導入ライン113をそれぞれ設けるように構成されている。これらのガスは、チャンバー101内の半導体基板102の表面で反応した後、チャンバー101の右端の排気ポート114から排気される。なお、実際の装置には、半導体基板搬送機構や制御部、電源部及び温度計測部などが備わっているが、本実施例においては、実際にプロセスを行うチャンバー付近および電圧印加部のみを示している。

【0039】次に、上記の構成を備えた絶縁膜の形成装置を用いて、絶縁膜を形成する場合について説明する。この場合、半導体基板102として、表面積 $314\text{ cm}^2$ の $200\text{ mm}$ 径単結晶シリコン基板を用いた。まず、半導体基板（単結晶シリコン基板）102をチャンバー101内の所定の位置に配置した後、半導体基板（単結晶シリコン基板）102の表面の自然酸化膜を除去するために、チャンバー101内に無水 $HF$ ガスを、約30秒間にわたって $20\text{ cc/分}$ の流量で導入した。

【0040】これにより、半導体基板（単結晶シリコン基板）102の表面の自然酸化膜が完全に除去され、清浄なシリコン表面が露出した。次に、酸素ガスを $500\text{ cc/分}$ の流量でチャンバー101に導入しながら、ハロゲンランプ103によって半導体基板（単結晶シリコン基板）102の表面温度が $1000^\circ\text{C}$ となるように加熱した。この状態で120秒加熱したところ、半導体基板（単結晶シリコン基板）102の表面に膜厚 $8\text{ nm}$ の二酸化シリコン膜が形成された。この時、水蒸気を酸素の代わりに導入するか、もしくは同時に導入すれば、

さらに低い温度で所定の膜厚を得ることができる。

【0041】次に、チャンバー101を排気した後、この中に窒素ガスを導入して、チャンバー101内の圧力が $0.5\text{ Torr}$ になるようにした。この際の窒素ガスの流量は、 $50\text{ cc/分}$ とした。次に、フィラメント104に電流を流すことにより $1300^\circ\text{C}$ に加熱した。次に、グリッド電極105に $23\text{ V}$ の電圧をフィラメント104に対して印加し、窒素分子を電子衝撃することにより窒素プラズマを発生させた。

【0042】この際、グリッド電極105に対してメッシュ電極106には $-5\text{ V}$ 、半導体基板102には $-10\text{ V}$ の電圧を印加した。また、ハロゲンランプ103により半導体基板（単結晶シリコン基板）102の表面温度が $400^\circ\text{C}$ になるように加熱した。この状態で1時間、窒素プラズマに暴露することにより、二酸化シリコン膜を改質した。

【0043】本実施の形態においても、半導体基板（単結晶シリコン基板）102の加熱温度、チャンバー101に導入する窒素ガスの流量、絶縁膜をプラズマに暴露する時間、フィラメント104の温度、グリッド電極105に印加する電圧を調整することにより、絶縁膜中に存在する窒素原子の含有量や絶縁膜中の窒素原子の深さ方向の分布の制御を簡単に行うことができる。

【0044】以上のようにして、半導体基板（単結晶シリコン基板）102の表面に酸窒化膜を形成した後は、上記第1の実施例の図1に示す $MNOS$ 容量の作成フローに従って $MNOS$ デバイスを作製することができる。なお、本実施の形態においては、窒素ガスを用いた場合を例に挙げて説明したが、 $N_2O$ ガス、 $NO$ ガス、アンモニアガスなど窒素原子を含む化合物の気体であれば、所期の目的を達成することができる。この場合、ガス中にアルゴンガスやネオンガスなどを混入してもよい。

【0045】また、本実施の形態においては、半導体基板の加熱温度を $400^\circ\text{C}$ に設定したが、必ずしもこの温度に限定されるものではなく、半導体基板の加熱温度は $0^\circ\text{C}$ 以上 $700^\circ\text{C}$ 以下であればよい。また、本実施の形態においては、ハロゲンランプによって半導体基板102の表面を加熱しているが、必ずしも、この構成に限定されるものではなく、抵抗加熱を用いることも可能である。

【0046】また、上記第1及び第2実施例においては、半導体基板として単結晶シリコン基板を用いた場合を例に挙げて説明したが、必ずしも単結晶シリコン基板に限定されるものではなく、多結晶シリコン、非晶質シリコン、砒化ガリウム、リン化インジウム、シリコンゲルマニウム、シリコンゲルマニウムカーバイド、シリコンカーバイドなど、他の半導体からなる基板に適用することもできる。

【0047】なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能



であり、これらを本発明の範囲から排除するものではない。

#### 【0048】

【発明の効果】以上、詳細に説明したように、本発明によれば、電子衝撃により生成したプラズマを絶縁膜に暴露することにより、700℃以下の低温で絶縁膜を改質することができ、これらの絶縁膜をゲート絶縁膜として用いることにより、高性能なMNO<sub>2</sub>Sデバイスを実現することができる。

#### 【図面の簡単な説明】

【図1】本発明の第1実施例を示す半導体基板上の絶縁膜の改質方法を用いてMNO<sub>2</sub>S容量を形成する形成工程断面図である。

【図2】本発明の第1実施例を示す、シリコンウェーハの洗浄を行い自然酸化膜を除去した後に、水蒸気を含む酸素雰囲気中で850℃、12分加熱した後に測定したX線光電子スペクトルである。

【図3】本発明の第1実施例を示す、シリコン基板上に熱酸化膜を形成後、電子衝撃により生成した窒素プラズマに25℃で1時間暴露した後に測定したX線光電子スペクトルである。

【図4】本発明の第1実施例を示す、シリコン基板上に熱酸化膜を形成後に測定したシンクログラフ紫外光電子スペクトルである。

【図5】本発明の第1実施例を示す、シリコン基板上に熱酸化膜を形成後、電子衝撃により生成した窒素プラズマに25℃で1時間暴露した後に測定したシンクログラフ紫外光電子スペクトルである。

【図6】本発明の第1実施例を示す、シリコン基板上に熱酸化膜を形成後、電子衝撃により生成した窒素プラズマに25℃で1時間暴露した後に測定した窒素原子の量の酸素原子と窒素原子の量の和に対する比を、絶縁膜の表面からの距離に対してプロットしたものである。

【図7】本発明の第1実施例を示す、シリコン基板上に熱酸化膜を形成後、電子衝撃により生成した窒素プラズマに700℃で1時間暴露した後に測定したX線光電子スペクトルである。

【図8】本発明の第1実施例を示す、シリコン基板上に熱酸化膜を形成後、電子衝撃により生成した窒素プラズマに700℃で1時間暴露した後に測定したシンクログラフ紫外光電子スペクトルである。

【図9】本発明の第1実施例を示す、シリコン基板上に熱酸化膜を形成後、電子衝撃により生成した窒素プラズマに700℃で1時間暴露した後に測定した窒素原子の量の酸素原子と窒素原子の量の和に対する比を表面からの距離に対してプロットしたものである。

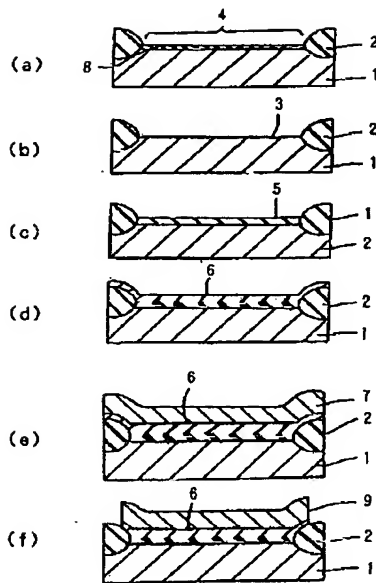
【図10】本発明の第2実施例における絶縁膜の形成装置を示す概略構成図である。

#### 【符号の説明】

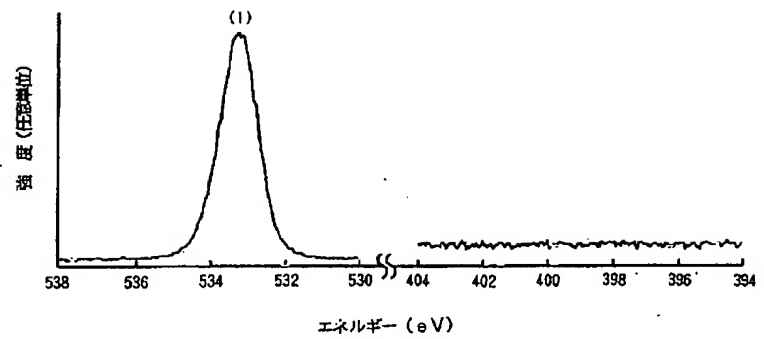
- |      |                         |
|------|-------------------------|
| 1    | シリコン基板（半導体基板）           |
| 2    | 分離領域                    |
| 3    | 清浄なシリコン表面               |
| 4    | 活性領域                    |
| 5    | 清浄な半導体表面上に形成した二酸化シリコン膜  |
| 6    | 窒素プラズマに暴露することにより改質した絶縁膜 |
| 7    | アルミニウム膜                 |
| 8    | 自然酸化膜                   |
| 9    | ゲート電極                   |
| 101  | チャンバー                   |
| 101A | 支持ピン                    |
| 102  | 半導体基板（単結晶シリコン基板）        |
| 103  | ハロゲンランプ                 |
| 104  | 熱電子放出源（タングステンフィラメント）    |
| 105  | グリッド電極                  |
| 106  | メッシュ電極                  |
| 107  | 酸素ガス導入ライン               |
| 108  | 水蒸気導入ライン                |
| 109  | 窒素ガス導入ライン               |
| 110  | N <sub>2</sub> Oガス導入ライン |
| 111  | NOガス導入ライン               |
| 112  | アルゴンガス導入ライン             |
| 113  | HFガス導入ライン               |
| 114  | 排気ポート                   |



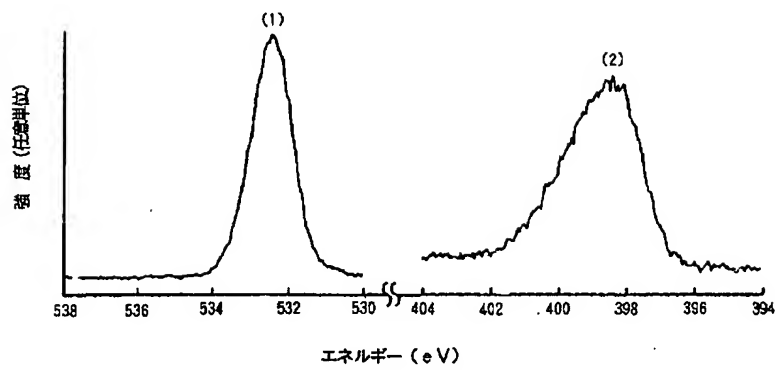
【図1】



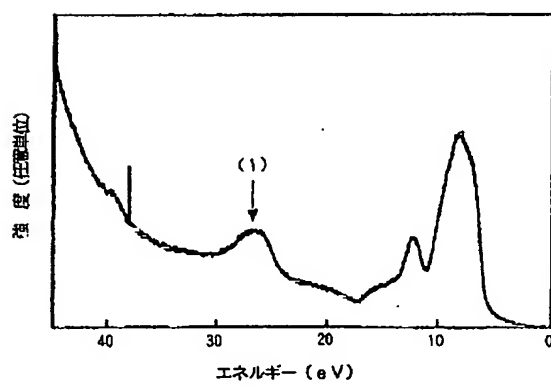
【図2】



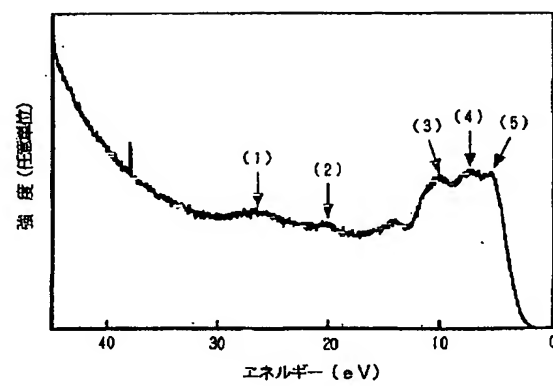
【図3】



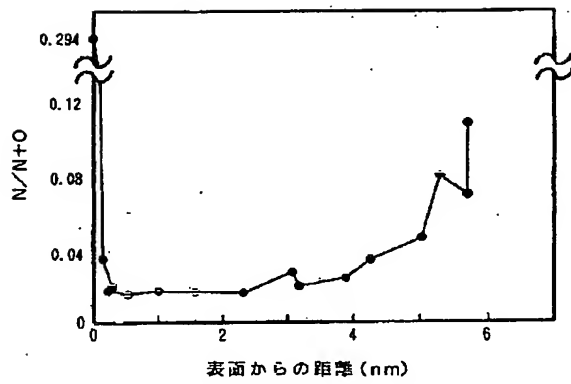
【図4】



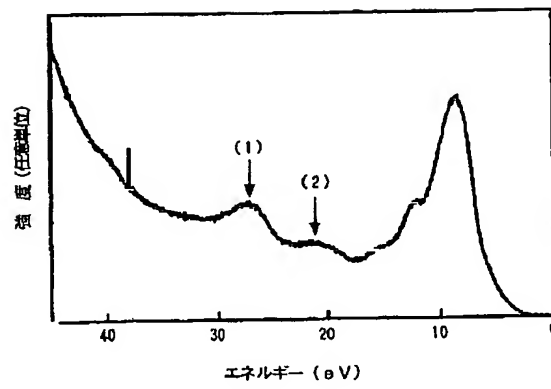
【図5】



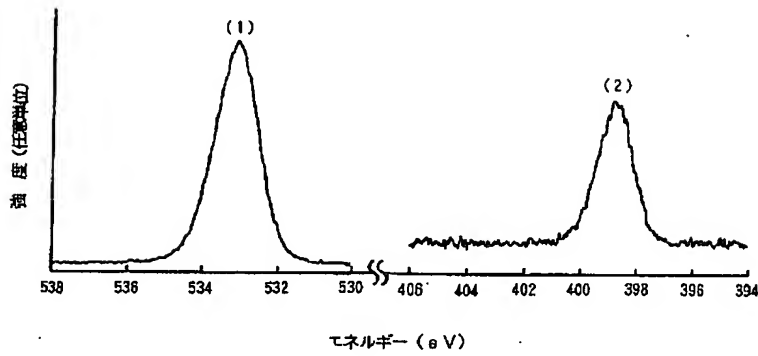
【図6】



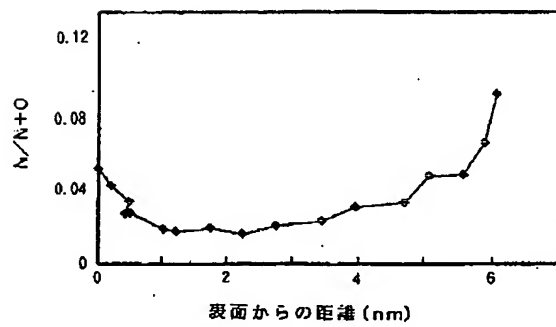
【図8】



【図7】



【図9】



【図10】

